

## EDA 步骤

### 1.设计输入

- 1)设计的行为或结构描述。
- 2)典型文本输入工具有 UltraEdit-32 和 Editplus.exe。
- 3)典型图形化输入工具-Mentor 的 Renoir。
- 4)我认为 UltraEdit-32 最佳。

### 2.代码调试

- 1)对设计输入的文件做代码调试，语法检查。
- 2)典型工具为 Debussy。

### 3.前仿真

- 1)功能仿真
- 2)验证逻辑模型(没有使用时间延迟)。
- 3)典型工具有 Mentor 公司的 ModelSim、Synopsys 公司的 VCS 和 VSS、Aldec 公司的 Active、Cadence 公司的 NC。
- 4)我认为做功能仿真 Synopsys 公司的 VCS 和 VSS 速度最快，并且调试器最好用，Mentor 公司的 ModelSim 对于读写文件速度最快，波形窗口比较好用。

### 4.综合

- 1)把设计翻译成原始的目标工艺
- 2)最优化
- 3)合适的面积要求和性能要求
- 4)典型工具有 Mentor 公司的 LeonardoSpectrum、Synopsys 公司的 DC、Synplify 公司的 Synplify。
- 5)推荐初学者使用 Mentor 公司的 LeonardoSpectrum，由于它在只作简单约束综合后的速度和面积最优，如果你对综合工具比较了解，可以使用 Synplify 公司的 Synplify。

### 5.布局和布线

- 1)映射设计到目标工艺里指定位置
- 2)指定的布线资源应被使用
- 3)由于 PLD 市场目前只剩下 Altera, Xilinx, Lattice, Actel, QuickLogic, Atmel 六家公司，其中前 5 家为专业 PLD 公司，并且前 3 家几乎占有了 90%的市场份额，而我们一般使用 Altera, Xilinx 公司的 PLD 居多，所以典型布局和布线的工具为 Altera 公司的 Quartus II 和 Maxplus II、Xilinx 公司的 ISE 和 Foundation。
- 4)Maxplus II 和 Foundation 分别为 Altera 公司和 Xilinx 公司的第一代产品，所以布局布线一般使用 Quartus II 和 ISE。

### 6.后仿真

- 1)时序仿真
- 2)验证设计一旦编程或配置将能在目标工艺里工作（使用时间延迟）。

3)所用工具同前仿真所用软件。

## 7.时序分析

4)一般借助布局布线工具自带的时序分析工具，也可以使用 Synopsys 公司的 PrimeTime 软件和 Mentor Graphics 公司的 Tau timing analysis 软件。

## 8.验证合乎性能规范

1)验证合乎性能规范，如果不满足，回到第一步。

## 9.版图设计

1)验证版版图设计。

2)在板编程和测试器件。

本文内容来自互联网，著作权归原作者所有。由电子零件城 (<http://www.epcity.com/>) 整理并制作成 PDF 文件，仅供个人学习之用，不得用于任何商业目的，否则后果自负。如果您认为本 PDF 文件侵犯了您的任何权利，请来信 [epcity@epcity.com](mailto:epcity@epcity.com) 通知，本站立即删除。

搜集整理：电子零件城-笨笨兔 (QQ: 154502842)      2004-03-28